



TRƯỜNG ĐẠI HỌC CÔNG NGHIỆP HÀ NỘI

GIÁO TRÌNH KỸ THUẬT SỐ



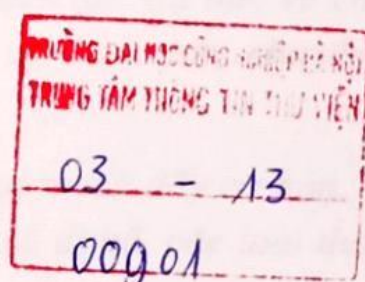
NHÀ XUẤT BẢN GIÁO DỤC VIỆT NAM

TRƯỜNG ĐẠI HỌC CÔNG NGHIỆP HÀ NỘI

NGUYỄN VĂN VINH (Chủ biên)

NGUYỄN THU HÀ – PHẠM VĂN HÙNG

GIÁO TRÌNH KỸ THUẬT SỐ



NHÀ XUẤT BẢN GIÁO DỤC VIỆT NAM

Lời nói đầu

Giáo trình **Kỹ thuật số** do tập thể Bộ môn Đo lường và Điều khiển, Khoa Điện, Trường Đại học Công nghiệp Hà Nội biên soạn để làm tài liệu giảng dạy và học tập cho sinh viên hệ Đại học ngành Công nghệ Kỹ thuật điện và làm tài liệu tham khảo cho sinh viên các ngành có liên quan. Nội dung của giáo trình đề cập đến những kiến thức cơ bản và hiện đại của kỹ thuật mạch điện số. Những kiến thức của giáo trình có thể ở mức độ nào đó giúp ích cho cán bộ kỹ thuật hoạt động trong điều kiện phát triển nhanh của tự động hoá trong các ngành công nghiệp.

Giáo trình gồm 7 chương:

Chương 1 giới thiệu những khái niệm cơ bản về đại số logic, các phép toán logic, các hình thức biểu diễn hàm logic, các phương pháp cơ bản tối thiểu hoá hàm logic.

Chương 2 giới thiệu về các mạch điện cổng logic cơ bản được chế tạo từ các công nghệ vi điện tử khác nhau, về các chức năng logic và các đặc tính của chúng.

Chương 3 giới thiệu về các mạch logic tổ hợp, trong đó có các bộ mã hoá, các bộ giải mã, các mạch cộng, mạch so sánh, mạch dồn kênh, mảng logic lập trình và các bộ nhớ chỉ đọc (ROM).

Chương 4 giới thiệu về các mạch lật. Cụ thể, về chức năng logic, đặc tính công tác, chức năng chốt dữ liệu và cách thức chuyển đổi lẫn nhau giữa các mạch lật.

Chương 5 giới thiệu về các loại mạch dãy cơ bản, về chức năng logic, đặc tính công tác các bộ đếm đồng bộ và dị bộ, các loại thanh ghi, các bộ nhớ truy cập ngẫu nhiên (RAM).

Chương 6 đề cập đến các loại mạch tạo xung, mạch trigơ Smit bằng các mạch điện cổng logic và bộ định thời 555.

Chương 7 khái quát về các mạch chuyển đổi số – tương tự (DAC), chuyển đổi tương tự – số (ADC) và ứng dụng của chúng trong hệ thống thu thập dữ liệu với vi điều khiển 89C51.

Với sự phát triển mạnh của công nghệ thông tin, hiện nay đã có nhiều công cụ phần mềm cho phép mô phỏng kiểm chứng các mạch điện đã thiết kế, trong đó có phần mềm Proteus. Tài liệu về phần mềm này được giới thiệu đầy đủ trong hướng dẫn thực hành môn học Kỹ thuật số.

Tập thể tác giả có sự phân công như sau: ThS. Nguyễn Thu Hà biên soạn các chương 2, 3; ThS. Phạm Văn Hùng biên soạn các chương 4, 6; TS. Nguyễn Văn Vinh biên soạn các chương 1, 5, 7 và chủ biên chung.

Trong quá trình biên soạn giáo trình, tập thể tác giả đã cố gắng chọn lọc nội dung mang tính cơ bản và trình bày rõ ràng, chính xác, có hệ thống. Tuy nhiên, đây là tài liệu được biên soạn lần đầu và trong thời gian ngắn nhằm đáp ứng yêu cầu đào tạo của nhà trường, của Bộ Giáo dục và Đào tạo, nên khó tránh khỏi thiếu sót nhất định, chúng tôi mong được sự đóng góp của bạn đọc để giáo trình ngày càng hoàn thiện. Mọi ý kiến xin gửi về Bộ môn Đo lường và Điều khiển, Khoa Điện, Trường Đại học Công nghiệp Hà Nội.

Xin chân thành cảm ơn các bạn đồng nghiệp đã giúp đỡ chúng tôi trong quá trình soạn thảo và bước đầu hoàn thiện giáo trình này.

Tập thể tác giả

MỤC LỤC

	<i>Trang</i>
LỜI NÓI ĐẦU	3
Chương 1. CƠ SỞ ĐẠI SỐ LOGIC	7
1.1. Khái niệm cơ bản, công thức và định lý	7
1.2. Các phương pháp biểu thị hàm logic	16
1.3. Các phương pháp tối thiểu hoá hàm logic	22
1.4. Tối thiểu hoá hàm logic ràng buộc	28
Câu hỏi ôn tập chương.....	31
Bài tập chương.....	32
Chương 2. MẠCH ĐIỆN CÔNG LOGIC	34
2.1. Mạch điện công logic riêng rẽ	34
2.2. Mạch điện công logic họ TTL	38
2.3. Mạch điện công logic họ MOS	52
Câu hỏi ôn tập chương.....	58
Bài tập chương.....	59
Chương 3. MẠCH LOGIC TỔ HỢP	61
3.1. Đặc điểm cơ bản và phương pháp thiết kế mạch logic tổ hợp.....	61
3.2. Bộ mã hóa	63
3.3. Bộ giải mã.....	73
3.4. Bộ so sánh.....	82
3.5. Bộ cộng.....	87
3.6. Bộ dồn kênh.....	90
3.7. Bộ nhớ chỉ đọc (ROM – Read Only Memory)	91
3.8. Mạng logic lập trình (PLA)	96
Câu hỏi ôn tập chương.....	97
Bài tập chương.....	98

Chương 4. MẠCH LẬT (MẠCH FLIP-FLOP)	100
4.1. Định nghĩa và phân loại	100
4.2. Một số cấu trúc thường gặp của mạch lật	101
4.3. Sự chuyển đổi lẫn nhau giữa các loại mạch lật	112
Câu hỏi ôn tập chương	115
Bài tập chương	116
Chương 5. MẠCH DÂY	118
5.1. Đại cương về mạch dây	118
5.2. Bộ đếm	120
5.3. Bộ nhớ	141
5.4. Bộ tạo xung tuần tự	148
5.5. Bộ nhớ RAM	149
Câu hỏi ôn tập chương	157
Bài tập chương	158
Chương 6. MẠCH TẠO XUNG DÙNG CÁC PHẦN TỬ LOGIC	162
6.1. Bộ tạo xung	162
6.2. Trigơ Smit	170
6.3. Mạch đa hài đợi	174
6.4. Mạch tích hợp (IC) định thời	176
Câu hỏi ôn tập chương	184
Bài tập chương	184
Chương 7. CHUYỂN ĐỔI SỐ – TƯƠNG TỰ VÀ CHUYỂN ĐỔI TƯƠNG TỰ – SỐ	189
7.1. Giới thiệu chung	189
7.2. Bộ chuyển đổi số – tương tự (bộ DAC)	189
7.3. Bộ biến đổi tương tự – số (bộ ADC)	193
7.4. Ví dụ ứng dụng các bộ chuyển đổi ADC và DAC	197
Câu hỏi ôn tập chương	199
PHỤ LỤC	200
TÀI LIỆU THAM KHẢO	205

1.1. KHÁI NIỆM CƠ BẢN, CÔNG THỨC VÀ ĐỊNH LÝ

1.1.1. Biểu diễn số bằng số hệ nhị phân

Chúng ta đã làm việc với các số có 10 giá trị khác nhau, từ không (ký hiệu là 0) đến chín (ký hiệu là 9). Trong toán học ta gọi đó là các số hệ thập phân.

Các máy xử lý số hệ thập phân ban đầu là các máy tính cơ khí. Các chi tiết để xây dựng máy tính có mười trạng thái bền vững. Kết cấu của các máy tính cơ khí khá phức tạp, tốc độ tính toán lại rất chậm, giá thành cao, chỉ thực hiện được các phép tính số học và đặc biệt rất khó tăng được công suất và tốc độ tính.

Bước tiến quan trọng trong lĩnh vực máy tính số đạt được trong Đại chiến thế giới lần thứ II nhờ việc ứng dụng linh kiện điện tử. Sau đó vào khoảng năm 1958 bắt đầu xuất hiện các máy tính số sử dụng tranzito, rồi tiếp đến các mạch tích hợp phức tạp hơn. Các loại máy tính số mới ưu việt hơn hẳn các máy tính cơ về kết cấu, công suất, độ bền vững, mà đặc biệt là việc sử dụng hệ nhị phân trong biểu diễn số và các đại lượng. Việc thiết kế và chế tạo các mạch điện tử với hai trạng thái ổn định rất đơn giản, nên đã tạo được sự phát triển mạnh mẽ việc chế tạo và ứng dụng máy tính số loại này vào mọi lĩnh vực hoạt động của loài người.

Một số tự nhiên N có thể biểu diễn theo cơ số B thông qua các ký hiệu hoặc các hệ số a_i như sau:

$$N = a_{n-1}B^{n-1} + a_{n-2}B^{n-2} + \dots + a_1B^1 + a_0B^0$$

Trong thực tế ta không viết cơ số B vào biểu thức, mà chỉ viết các hệ số a_i theo thứ tự liên tiếp cạnh nhau:

$$N = a_{n-1}a_{n-2}\dots a_1a_0$$

Trong trường hợp đó ta có ký hiệu a_i với trọng số B^i phụ thuộc vào chỉ số i . Trong hệ đếm thập phân là mười ký hiệu $a_i : 0, 1, 2, 3, 4, 5, 6, 7, 8, 9$, còn ở hệ đếm nhị phân chỉ có hai ký hiệu $a_i : 0, 1$. Ví dụ, số 1302 ở hệ thập phân, còn ở hệ nhị phân sẽ là 10100010110, tương ứng chúng được mô tả như sau:

$$1.2^{10} + 0.2^9 + 1.2^8 + 0.2^7 + 0.2^6 + 0.2^5 + 1.2^4 + 0.2^3 + 1.2^2 + 1.2^1 + 0.2^0$$

Trong hệ đếm nhị phân việc tính toán cũng thực hiện tương tự như trong hệ đếm thập phân. Điểm khác biệt là, hàng kế tiếp có trọng số cao hơn sẽ tăng thêm 1 khi hàng dưới liền kề có trọng số thấp hơn đã là 1, trong khi ở hệ đếm thập phân số đó phải là 9.

Tại bảng 1.1 là ví dụ biểu diễn một vài số hệ nhị phân tương đương của số hệ thập phân.

Bảng 1.1: Biểu diễn trong hệ nhị phân 16 số thập phân

Số ở hệ thập phân	Số ở hệ nhị phân	Số ở hệ thập phân	Số ở hệ nhị phân
0	0000	8	1000
1	0001	9	1001
2	0010	10	1010
3	0011	11	1011
4	0100	12	1100
5	0101	13	1101
6	0110	14	1110
7	0111	15	1111

1.1.2. Biến logic và hàm logic

Biến logic hay biến số ở hệ nhị phân, ký hiệu là x hoặc là một chữ nào đó tùy ý của bảng chữ cái, là đại lượng chỉ có thể có hai giá trị, ký hiệu là 0 và 1. Biến logic không thể biến đổi liên tục. Định nghĩa vừa nêu có thể mô tả bằng mệnh đề sau:

$$x = 0 \quad \text{nếu} \quad x \neq 1$$

$$x = 1 \quad \text{nếu} \quad x \neq 0$$

Hàm số logic n biến số $x_1, x_2, \dots, x_n$ là hàm số giống như tất cả các biến số của nó, cũng chỉ có hai giá trị. Bởi vậy, bản thân hàm logic cũng có thể được coi như biến logic của một hàm số logic khác.

Thực chất giá trị của biến logic và hàm logic chỉ để biểu diễn trạng thái của đại lượng logic nào đó, đại lượng đó có hay không (tồn tại hay không tồn tại). Biến số là điều kiện để có thể phát sinh của một sự kiện nào đó (có điều kiện là 1, không có điều kiện là 0). Hàm số chính là sự kiện sẽ phát sinh hay không bởi tổ hợp điều kiện nào đó (có phát sinh là 1, không phát sinh là 0).

Đại số logic là môn học nghiên cứu các biến số và các hàm số hệ nhị phân, đây là công cụ toán học quan trọng để phân tích và thiết kế mạch số. Đại số logic còn được gọi là đại số Boole, do nhà toán học người Anh, Jon Boole (1815–1864), sáng lập ra. Bởi vậy sinh viên cần nắm vững những nội dung cơ bản của đại số logic trước khi bước vào tìm hiểu, nghiên cứu các nội dung khác của môn học Kỹ thuật số.

1.1.3. Các phép toán logic và hàm logic cơ bản

Để đơn giản trong mục này chúng ta giới hạn trong việc xem xét các phép toán logic và các hàm logic cơ bản với một hoặc hai biến. Trong đại số logic có ba phép toán cơ bản là: phép cộng logic, phép nhân logic và phép phủ định logic.

* Phép cộng logic:

Phép cộng logic (tổng logic) trong tiếng Anh được gọi là phép tính logic OR. Để mô tả phép tính giữa hai biến (giữa hai toán hạng) nối chúng với nhau bằng dấu “+” hoặc dấu “ $\vee$ ”. Tổng logic bằng 1 khi có một hay một số toán hạng bằng 1.

Có thể mô tả hàm tổng logic hai biến bằng biểu thức sau:

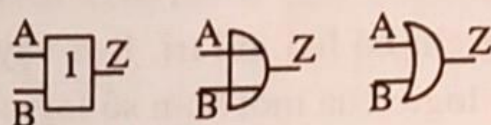
$$Z = A + B \quad (\text{đọc là: } Z \text{ bằng } A \text{ cộng logic với } B)$$

$$\text{Hoặc: } Z = A \vee B \quad (\text{đọc là: } Z \text{ bằng } A \text{ hoặc } B)$$

Trong đó Z là hàm số logic, A và B là các biến logic (các toán hạng). Hình 1.1 mô tả mối quan hệ của hàm Z là tổng logic của hai biến logic A và B , ở đó có bảng chân lý và một số ký hiệu của phép tổng logic 2 biến.

A	B	$Z = A + B$
0	0	0
0	1	1
1	0	1
1	1	1

a)



b)

Hình 1.1: Phép cộng logic 2 toán hạng (hàm OR): a) Bảng chân lý;
b) Các dạng ký hiệu hàm OR trên sơ đồ

*** Phép nhân logic:**

Phép nhân logic (tích logic) trong tiếng Anh được gọi là phép tính logic AND. Để mô tả phép tính giữa hai biến (giữa hai toán hạng) nối chúng với nhau bằng dấu “.” hoặc dấu “ $\wedge$ ”. Tích logic chỉ bằng 1 khi tất cả các toán hạng của phép tính đều bằng 1.

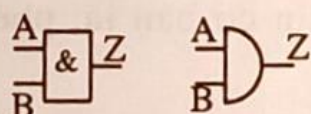
Có thể mô tả hàm tích logic hai biến bằng biểu thức sau:

$$Z = A \cdot B \quad (\text{đọc là: } Z \text{ bằng } A \text{ nhân logic với } B)$$

Hoặc $Z = A \wedge B \quad (\text{đọc là: } Z \text{ bằng } A \text{ và } B)$

A	B	$Z = A \cdot B$
0	0	0
0	1	0
1	0	0
1	1	1

a)



b)

Hình 1.2: Phép nhân logic 2 toán hạng (hàm AND): a) Bảng chân lý;
b) Các dạng ký hiệu hàm AND trên sơ đồ

Để đơn giản có thể viết: $Z = A B$ (đọc là: Z bằng A nhân logic B).

Trong đó, Z là hàm số logic, A và B là các biến logic (các toán hạng). Hình 1.2 mô tả mối quan hệ của hàm Z là tích logic của hai biến logic A và B , ở đó có bảng chân lý và một số ký hiệu của phép tích logic 2 biến.

*** Phép phủ định logic:**

Phép phủ định logic trong tiếng Anh được gọi là phép tính logic NOT. Đây là phép tính logic của một biến. Để mô tả phép tính sử dụng dấu “ $-$ ” đặt phía

trên biến số. Hàm số phép phủ định logic luôn có giá trị ngược lại so với giá trị của biến logic tương ứng. Nghĩa là, nếu biến logic có giá trị 1, thì hàm logic có giá trị 0 và ngược lại. Có thể mô tả hàm phủ định logic bằng biểu thức sau:

$$Z = \bar{A} \quad (\text{đọc là: } Z \text{ bằng phủ định của } A)$$

Trong đó Z là hàm số logic, A là biến logic. Hình 1.3 mô tả mối quan hệ của hàm Z là phủ định logic của biến logic A , ở đó có bảng chân lý và ký hiệu của phép phủ định logic của một biến.

A	$Z = \bar{A}$
0	1
1	0

a)



b)

Hình 1.3: Phép phủ định logic (hàm NOT): a) Bảng chân lý;

b) Ký hiệu hàm NOT trên sơ đồ

* Một số hàm và phép tính logic khác:

Ngoài ba phép tính cơ bản đã giới thiệu trên, trong đại số logic còn sử dụng các phép tính khác là: phép phủ định của tổng logic, phép phủ định của tích logic và phép loại trừ logic.

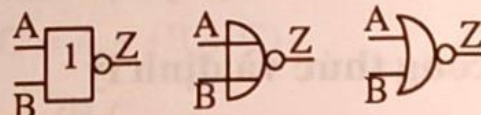
– Phủ định tổng logic (phép NOR) hai biến có thể mô tả bằng biểu thức sau:

$$Z = \overline{A + B} \quad (\text{đọc là: } Z \text{ bằng phủ định tổng logic của } A \text{ với } B)$$

Trong đó Z là hàm số logic, A, B là biến logic. Bảng chân lý và ký hiệu của phép phủ định tổng logic của 2 toán hạng (hai biến) được thể hiện trên hình 1.4.

A	B	$Z = \overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

a)



b)

Hình 1.4: Phủ định của tổng logic 2 toán hạng (hàm NOR): a) Bảng chân lý;

b) Các dạng ký hiệu hàm NOR trên sơ đồ

Bản quyền thuộc Trường Đại học Công nghiệp Hà Nội

Công ty cổ phần Sách Giáo dục tại thành phố Hà Nội – NXBGD Việt Nam

giữ quyền công bố tác phẩm

GIÁO TRÌNH KỸ THUẬT SỐ

Mã số: 7B049S3-TTS

Số ĐKKH xuất bản: 1204-2013/CXB/5-1421/GD

In 1.000 cuốn (QĐ: 86TK), khổ 17x24cm

In tại Công ty Cổ phần in và truyền thông Kết Thành

In xong và nộp lưu chiểu tháng 09 năm 2013